

MEMS och konfigurerbarhet attraherar nya företag

Ett intressant och återkommande inlägg i den årliga konferensen Globalpress Electronics Summit är en temadag för "kommande" (emerging) företag. Vi presenterar här några av de som presenterades i år.

TeraVICTA är ett företag som specialiserat sig på MEMS-baserade switchar för småsignaler. Med småsignal avses här strömmar upp till 1 A. Småsignal switchar används bl a i test- och mätutrustning och inom trådlös kommunikation (t ex mobiltelefoner).

Idag används framför allt elektromekaniska reläer och tungreläer i dessa applikationer. Men enligt TeraVICTA ger deras MEMS-baserade lösning många prestandafördelar: hälften så stora effekt- och signalförluster, 5 till 100 gånger högre switchhastighet, större konsistens över tiden och mellan olika enheter samt väsentliga förbättringar i linjäritet. Härtill kommer upp till 40 gånger längre livstid och en reduktion av storleken, volymen och vikten med en faktor 10.

Det finns många som har presenterat lösningar för MEMS-switchar, men det är få som har fått fram provexemplar och enligt TeraVICTA ingen annan som kan leverera kommersiella produkter. TeraVICTA har däremot kunnat leverera produktionsvolymerna i ett år, och över 200 företag uppger att de arbetar med produkten.

Bland de tekniska fördelarna med TeraVICTAs switchar är att de arbetar med en unik, patenterad metod kallad High Force Disc Actuator, som ger hög tillförlitlighet, och att de levereras i en hermetiskt sluten chip-scale-kapsel, vilket också bidrar till hög tillförlitlighet.

TIMING-LÖSNINGAR

Ett annat företag som specialiserat sig på MEMS-baserade produkter är SiTime. Företaget har oberoende ställning, men Robert Bosch

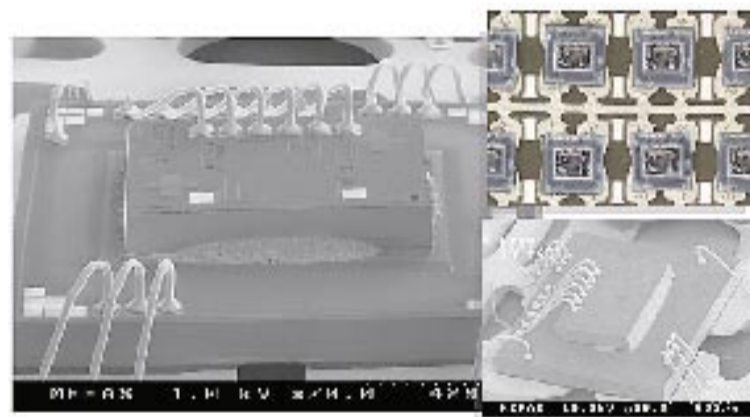


TeraVICTAs MEMS-baserade 7 GHz SPDT-switch TT712 är 3,25x4,50x1,25 mm stor. Switchtiden ligger under 100 µs och Inlänkingsdämpningen är mindre än 0,1 dB vid 1 GHz.

GmbH, en av pionjärerna inom MEMS, innehar en betydande ägarpost.

SiTime har specialiserat sig på timing-lösningar som oscillatorer och resonatorer. Dessa konkurrerar med kvartsbaserade produkter och uppvisar en rad fördelar jämfört med dessa.

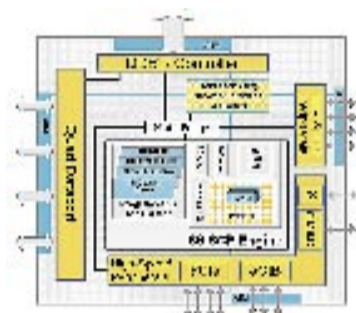
Framför allt är de MEMS-baserade lösningarna mycket mindre – typiskt 50 till 100 gånger mindre. Därför är de mycket robusta och tillförlitliga och kan tillverkas till mycket låg kostnad. Andra fördelar är att de inte åldras och att de inte har någon hysteres.



En monterad strip baserad på MEMS First.



SEM-foto av switchen TT712.



Stretchs processorarkitektur S6 baseras på en mjukvaruprogrammerbar processor (SCP) som kompletteras med en processorarray och en programmerbar accelerator.

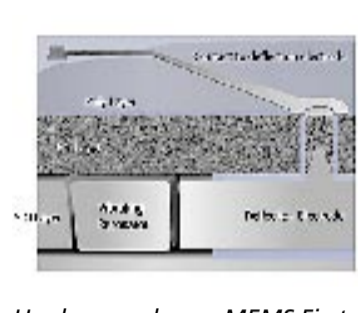
SiTimes resonatorer, som har varunamnet SiRes, tillverkas i en vanlig 0,18 µm CMOS-process. Produkterna kan enkelt anpassas för olika kapslingsformer, och de går att få i blyfritt och RoHS-kompliant utförande.

MEMS-resonatorerna kan också enkelt kombineras med andra kiselbaserade produkter i vanliga IC-kapslar för att bygga upp olika SiP- och MCM-produkter.

Det potentiella användningsområdet för kretsarna är enormt, eftersom nästan alla elektroniska produkter idag behöver minst en klocka. Men de små dimensio-



Ett kontaktelement i TT712.



Uppbyggnaden av MEMS First från SiTime.

nerna gör SiTimes lösningar speciellt intressanta för handhållna apparater. I en typisk applikation kan de spara in en kristall, två kondensatorer och ett motstånd, vilket motsvarar ungefär en kvadrattum kortyta. Detta är mycket i många sammanhang. Dessutom uppger det spara in minst 30 procent av kostnaden.

KONFIGURERBART

Ett företag som finns inom ett helt annat område är Stretch, som inriktat sig på konfigurerbara processorer. På konferensen presenterade man sin nya processorarkitektur S6, som optimerats speciellt för signalbehandling inom krävande video- och wireless-tillämpningar.

S6-arkitekturen är uppbyggd kring en mjukvaruprogrammerbar processor, som idag är en Xtensa-kärna (LX VLIW) från Tensilica. Denna har kompletterats med en andra generationens ISEF (Instruction Set Extension Fabric), en processorarraylösning och en programmerbar accelerator.

ISEF är en konfigurerbar bearbetningsstruktur som ger konstruktören möjlighet att utöka processorns instruktionsuppsättning och definiera nya instruktioner med hjälp av C/C++. Dessa syntetiseras automatiskt och läggs

in i ISEF.

Dagens applikationer kräver ofta lösningar med olika grad av komplexitet, och därför är det värdefullt om man enkelt kan bygga ut processorkraften. S6-arkitekturen har mekanismer (kallade Processor Array) som gör det möjligt att fysiskt koppla ihop upp till fyra processorer via snabba DDR-banker. Härigenom kan konstruktören använda samma processorarkitektur för allt från enklare applikationer med standardvideo till avancerade High-Definition-videosystem.

För att snabba upp beräkningsintensiva funktioner har S6 också en programmerbar accelerator. De aktuella funktionerna är entropikodning, rörelseestimering, kryptering och audiokodning. Acceleratorns funktioner är åtkomliga via optimerade, objektkodade anrop.

För anslutning till omvärlden finns fyra snabba dataportar som direkt kan anslutas till bildsensorer och trådlösa transceiverar. Vidare finns ett gränssnitt mot PCI-Express samt en trehastigheters Ethernet-MAC.

DRC Computer är ett företag som grundades för ett par år sedan av ett antal "industiveteraner". Man har tidigare patenterat den enligt DRC första rekonfigurerbara processorenheten (RPU). Nu presenterade man sina programmerbara hjälpprocessorer för stora och beräkningsintensiva applikationer.

Vad man tillhandahåller är en komplett plattform för utveckling av accelererade applikationer. Ofta handlar det om mycket stora system, ibland med mer än tiotusen noder.

Lösningarna baseras på komponenter från ledande leverantörer: idag huvudsakligen Xilinx och AMD. Med hjälp av en standardiserad programmeringsmiljö kan konstruktören bygga enheter med uppgraderbar mjukvara och flexibel hårdvara.

Ett av de projekt där man använt DRCs accelerators avser att skapa visualiseringar av seismiska 3D-bilder. Här handlar det om terabyte med data och tusentals processorer som bearbetar data i månader. Med hjälp av DRC-accelerators kunde man minska antalet noder till en femtedel. Den totala kostnaden blev mindre än hälften jämfört med en icke accelererad lösning.

ANDERS LJUNGSTRÖM